

エレクトロニクス実装とめっき技術

三浦修平*, 本間英夫**

*関東学院大学大学院 工学研究科 (〒236-8501 神奈川県横浜市金沢区六浦町 4834)

**関東学院大学 工学部 (〒236-8501 神奈川県横浜市金沢区六浦町 4834)

Electronics Packaging Using Plating Technology

Shuhei MIURA* and Hideo HONMA**

*Graduate School of Engineering, Kanto Gakuin University (4834, Mitsuura-cho, Kanazawa-ku, Yokohama-shi, Kanagawa 236-8501)

**Faculty of Engineering, Kanto Gakuin University (4834, Mitsuura-cho, Kanazawa-ku, Yokohama-shi, Kanagawa 236-8501)

Key Words: Electroplating, Electroless Plating, Electroless Packaging

1. はじめに

近年の携帯電話、パーソナルコンピュータに代表される電子機器の小型化、高性能化、高機能化にともない、電子機器の中心的な役割を果たす半導体関連技術と、半導体素子を搭載するプリント配線板の製造技術および半導体素子を搭載するための実装技術に注目が集まっている。これら技術におけるキーテクノロジーとして、各種金属による成膜技術が重要になっている。特に、1997年9月にIBMが発表した、硫酸銅めっきとCMP(Chemical Mechanical Polishing)技術を組み合わせたダマシブプロセスを用いた銅配線デバイスの発表を境に全世界の半導体業界に技術革新が起こり、これまでの乾式法による金属成膜技術が主流であった業界内に、湿式法を取り入れる大きな契機となった。

また、IT産業に代表される光ファイバーによる超高速・大容量通信網構築に関しても、大きな役割を演じるのが金属成膜技術である。特に、光ファイバー同士の接続や各種光学部品との接合に、金属薄膜成膜技術は必要不可欠となっている。この場合も、湿式法による成膜技術は注目を集めている。

本解説では湿式成膜法、いわゆるめっき技術のエレクトロニクス分野における応用について、半導体配線形成技術、プリント配線板製造技術、実装技術および光ファイバー上への金属成膜についてそれぞれ解説する。

2. 半導体配線形成におけるめっき技術の応用

電子機器の中心的役割を担う半導体は、近年になってさらなる高密度化が要求されており、現在、半導体のデザインルールはサブミクロンオーダーにまで達している。従来、半導体配線はアルミニウム合金を乾式法のスパッタリングによって作製していた。しかし、前述のIBMの発表を契機に半導体の微細回路の形成に、アルミニウムに比べて抵抗率が低く、エレクトロマイグレーション耐性に優れた銅を用いたデュアルダマシブプロセスが注目されている^{1,2)}。この技術は、硫酸銅による電気銅めっきとCMPを組み合わせた方法であり、めっき技術が重要な役割を担っている。

通常、電気銅めっきで微細回路を形成した場合、図1(a)に示したようにトレンチ内にしばしばボイドやシームを生じ、接続信頼性の面で問題となる。そこで、プリント配線板製造技術における、電気銅めっきによるビアフィリングを参考にして、硫酸銅めっき浴中に添加剤を添加することにより、埋め込み性の向上を図っている。また、トレンチ上に過剰析出が起こる、オーバープレート現象も大きな問題となっている。この場合も、適当な添加剤を添加して制御することにより図1(b)に示したように、埋め込み性が良好で平滑な銅皮膜が得られている³⁾。

また、半導体デザインルールの微細化にともない、VLK (Very Low $\cdot k$) 膜と銅配線の組み合わせが重要になってきている。一般に、SiN膜は周囲の絶縁膜に比べて誘電率は $k=7 \sim 8$ と非常に高いため、SiN膜中で銅のエレクトロマイグレー

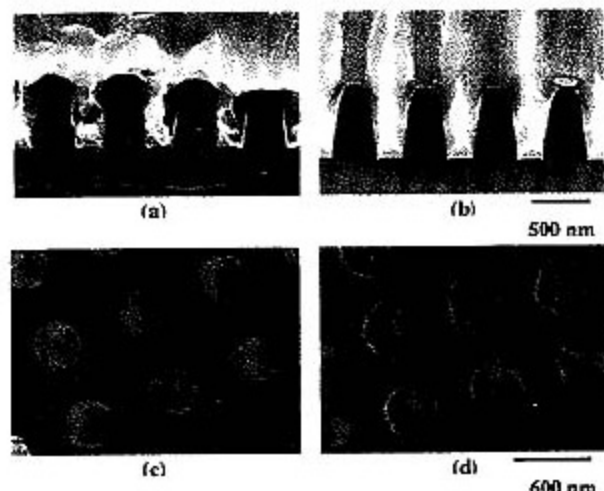


図1 半導体配線形成におけるめっき技術の応用

- (a) トレンチの埋め込み(無添加剤)
- (b) トレンチの埋め込み(添加剤)
- (c) 銅微細パターン
- (d) 銅微細パターン上へのニッケル合金皮膜形成

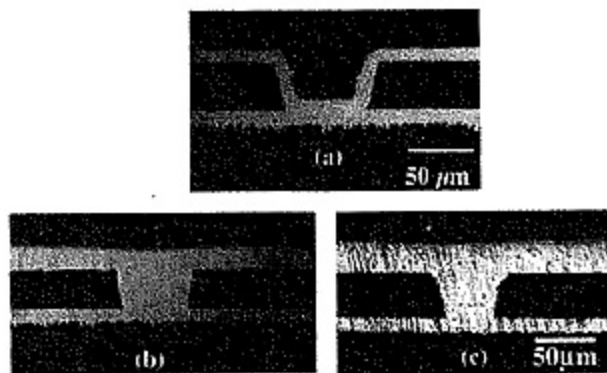


図2 プリント配線板製造におけるめっき技術の応用

- (a) ビアホールへの電気銅めっき
(b) ハイスロー浴によるビアフィリング
(c) 一般浴によるビアフィリング

ションが起こり、接続信頼性の低下を招く。そこで、エレクトロマイグレーション防止策として、図1(c)に示したような独立化した微細銅パターン上に対してめっき技術を適用したところ、図1(d)に示したような500 nm程度のニッケル合金皮膜を選択的に成膜することが可能となっている⁹⁾。

3. プリント配線板製造におけるめっき技術の応用

プリント配線板もまた半導体製造技術と同様に高密度化、多層化が進んでおり、従来のスルーホール多層プリント配線板では対応が困難になってきている。そこで、さらなるファイン化に対応するためビルドアップ工法が注目されている。ビルドアップ工法では、絶縁層と導体層を交互に積層するため、層間接続としてビアホールを用いている。従来、無電解銅めっきによりビアホールを導電化した後、図2(a)のようにコンフォーマルに電気銅めっきを行ってきた。そして、絶縁樹脂や導電性ペーストを用いてビアホール内部を充填してきた。

しかし、ビアホール内部でボイドや表面にくぼみができるといった問題が生じる。この場合、接続信頼性や配線の高密度化、高速化への対応といった点で問題となる。したがって、配線のさらなるファイン化、高速化に対応するため、ビアホール内部を完全に金属銅で充填するビアフィリング、さらにはビアの上にビアを形成するビアオンビアの層間接続が有効である。

これまで、めっき技術を用いて、無電解めっき、直流電解法、パルス電解法、PR (Periodical Reverse) 電解法によるビアフィリングについて検討したところ^{7)~9)}、無電解めっきおよびPR電解法によりフィリングが可能であった。しかし、無電解めっきにおいては、浴が強アルカリ性であるため、材料の侵食が起こる。また、めっき時間が長いという問題がある。一方、PR電解法では、析出皮膜の表面状態が粗く、めっき時間が長いという問題がある。そこで、直流電解法を用いて、一般にスルーホールめっきに用いる銅イオン濃度の低いハイスロー浴や装飾めっき用で銅イオン濃度の高い一般浴を用いた場合、添加剤(ブライトナー系、凝潤剤系、レベルラー系)を制御することにより、図2(b)、図2(c)に示したようにビア内部を銅で完全に充填することが可能となった^{10), 11)}。

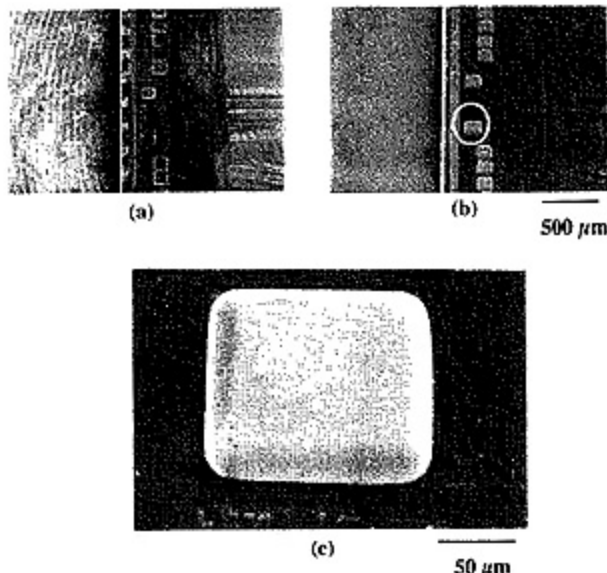


図3 半導体電極上へのめっき技術の応用

- (a) 無電解ニッケルめっき前
(b) 無電解ニッケルめっき後
(c) ニッケルバンプ成膜状態

4. 実装技術におけるめっき技術の応用

半導体素子をプリント配線板に実装するための実装技術もまた、より高密度な実装が要求されている。近年の半導体配線の小型化、高密度化に対応すべく、狭ピッチ化、多ピン化が要求されるようになり、従来からのリードフレームやワイヤーボンディング法に代わり、リード線を用いないTAB法(Tape Automated Bonding)、マイクロバンプ(突起状電極)を用いるフリップチップ法、および異方性導電微粒子を用いるマイクロメカニカル接続が用いられてきている¹²⁾。さらに、最近の高密度実装技術の中で、CSP (Chip Size Package) 技術として、1つのパッケージ内に複数のチップを実装するスタックド CSP の出現により、マイクロバンプの重要性がさらに高まっている。半導体の電極材料であるアルミニウム合金上にバンプを形成する際、密着性向上のために、クロムやチタン等のバリアメタルをスパッタ法により形成し、タングステン、銅、ニッケル等のバリアメタルを金属拡散防止層として形成している。そして、湿式法である電気めっきによってバンプが形成されている。また、直接無電解めっきでニッケルバンプを形成する方法として、一般的にジンケート処理を行う方法が知られている。しかし、ジンケート浴は高アルカリ性であるため材料の腐食や、レジストの使用が制限されるといった問題が生じる。一方、置換めっきを行わず、直接アルミニウム上にニッケルめっきを行う、直接めっき法によっても図3(a)~(c)に示したように、均一性に優れたバンプが形成できることを見いだしている^{13), 14)}。

5. 光ファイバー上へのめっき技術の応用

IT産業の発展にともない、光ファイバーを用いた超高速・大容量通信網によるインフラ整備が徐々に整ってきつつある。光ファイバー通信網構築には、光ファイバー同士の接続や各種光学部品との接合がキーテクノロジーとなる。この接合には、フェ

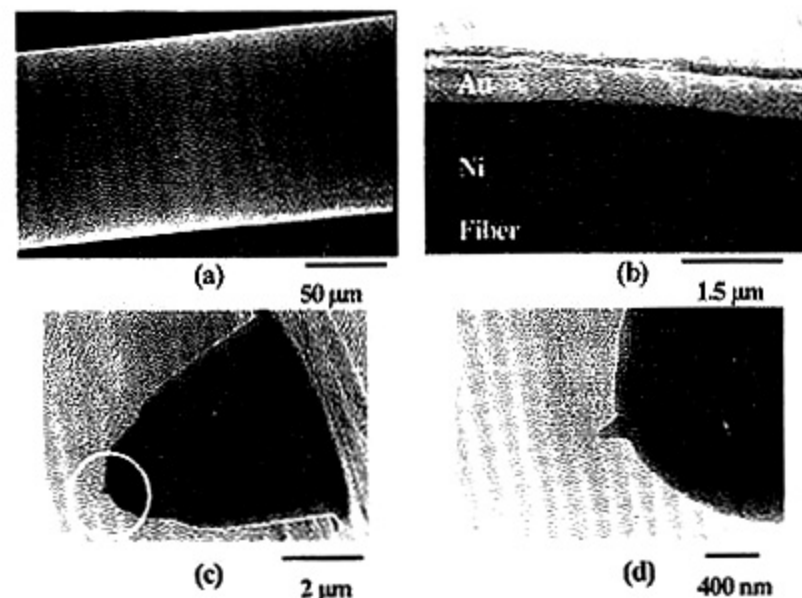


図4 光ファイバー上めっき技術の応用

- (a) ニッケル/金皮膜表面状態観察
(b) ニッケル/金皮膜断面観察
(c) プローブ上へのニッケル成膜状態
(d) プローブ上へのニッケル成膜拡大図

ルールと呼ばれる精密円筒部に光ファイバーを接着固定して用いられる。この際、接着剤として熱硬化型と光硬化型接着剤が用いられている¹⁵⁾。一方、光学接着剤を用いない方法として、はんだ接合法が注目を集めている。しかし、光ファイバーのクラッド層やプラスチックコーティングされた部分は、はんだ濡れ性に劣るため、はんだ濡れ性を向上させるための方法として、金属成膜法がある。めっき技術を用いて、光ファイバーのクラッド層上にニッケル/金層を形成する場合、光ファイバーの前処理工程が重要となる。また、実験環境も大きな因子となる。特定の前処理を経て¹⁶⁾、ファイバー表面を清浄化し、めっき浴中の溶存酸素および微粒子数を制御することにより、図4(a)、(b)に示したように、均一で、密着性に優れた皮膜を作製することが可能であった。

また、最近注目を集めている近接場光学顕微鏡に使用される光ファイバースロープ上へのめっき技術の適用として、微小開口部の形成を行ったところ、浴組成およびめっき条件を制御することにより、図4(c)、(d)に示したようにナノオーダーの微小開口部を有する光ファイバースロープの作製が可能となっている^{17),18)}。このように、めっき技術を用いた微細加工技術は、エレクトロニクス分野以外においても幅広く応用されている。

6. おわりに

エレクトロニクス分野におけるめっき技術の応用について解説した。これまで、エレクトロニクス分野における金属成膜法は乾式法が中心であったが、湿式法によるめっき技術が、これからのエレクトロニクス分野における技術革新において重要なキーテクノロジーとなることが期待されている。

(2001-3-12 受理)

文 献

- 1) IBM J. RES. DEVELOP., 42, March Issue (1998)
- 2) V. M. Dubin, Y. Shacham-Diamond, B. Zhao, P. K. Vasudev, C. H. Ting: *J. Electrochem. Soc.*, 144, 898 (1997)
- 3) C. H. Ting, V. M. Dubin, T. Nogami: Proc. of 13th VLSI Multilevel Interconnection Conference, 481 (1996)
- 4) V. M. Dubin, C. H. Ting, R. Cheung: Proc. of 14th VLSI Multilevel Interconnection Conference, 68 (1997)
- 5) 高田祐一, 小山田仁子, 三浦修平, 本間英夫: エレクトロニクス実装学会誌第5号掲載決定
- 6) 高田祐一, 石川 薫, 三浦修平, 本間英夫: エレクトロニクス実装学会誌第7号掲載決定
- 7) 阿部真二, 藤波和之, 青野隆之, 本間英夫: 表面技術, 48, 433 (1997)
- 8) 藤波和之, 小林 健, 真庭朝夫, 本間英夫: 表面技術, 48, 660 (1997)
- 9) 小林 健, 川崎淳一, 石橋純一, 田中健太郎, 本間英夫: 表面技術, 49, 1332 (1997)
- 10) 小林 健, 川崎淳一, 三原邦昭, 山下剛人, 本間英夫: エレクトロニクス実装学会誌, 3, 324 (2000)
- 11) 三浦修平, 三原邦昭, 富士司, 西澤博明, 本間英夫: 表面技術協会第102回講演大会要旨集, p. 20 (2000)
- 12) 〇〇SHIM: エレクトロニクス実装技術講座・総論, p. 36 (工業調査会, 1994)
- 13) 渡辺秀人, 本間英夫: 表面技術, 46, 945 (1995)
- 14) 稲葉裕之, 三浦修平, 本間英夫: 表面技術, 52, 222 (2001)
- 15) 中村孔三郎: 回路実装学会誌, 10, 298 (1995)
- 16) 堀田信一, 鈴木佳司, 渡辺幹男, 本間英夫: 表面技術, 44, 831 (1993)
- 17) T. Kobayashi, J. Ishibashi, S. Mononobe, M. Ohtsu, H. Honma: *J. Electrochem. Soc.*, 143, 1046 (2000)
- 18) 阿部 治, 石川 薫, 三浦修平, 物部秀二, 大津元一, 本間英夫: 表面技術協会第103回講演大会要旨集, p. 40 (2001)